

551273

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有權機關
國際事務局



(43) 国際公開日
2004年10月21日 (21.10.2004)

PCT

(10) 国際公開番号
WO 2004/091036 A1

(51) 國際特許分類⁷:

(21) 国際出願番号: PCT/JP2004/004765

(22) 国際出願日: 2004年4月1日(01.04.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権デーク:
特願2003-098608 2003年4月1日(01.04.2003) JP

(71) 出願人(米国を除く全ての指定国について): 双信電機株式会社(SOSHIN ELECTRIC CO., LTD.) [JP/JP]
〒3850021 長野県佐久市長土呂 800-38 Nagano
(JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 浦野 正樹

(URANO, Masaki) [JP/JP]; 〒3850011 長野県佐久市猿久保664-1 双信電機株式会社 千曲工場内 Nagano (JP). 平井 隆己 (HIRAI, Takami) [JP/JP]; 〒3850011 長野県佐久市猿久保664-1 双信電機株式会社 千曲工場内 Nagano (JP). 水谷 靖彦 (MIZUTANI, Yasuhiko) [JP/JP]; 〒3850011 長野県佐久市猿久保664-1 双信電機株式会社 千曲工場内 Nagano (JP). 高瀬 耕平 (TAKASE, Kouhei) [JP/JP]; 〒3850011 長野県佐久市猿久保664-1 双信電機株式会社 千曲工場内 Nagano (JP).

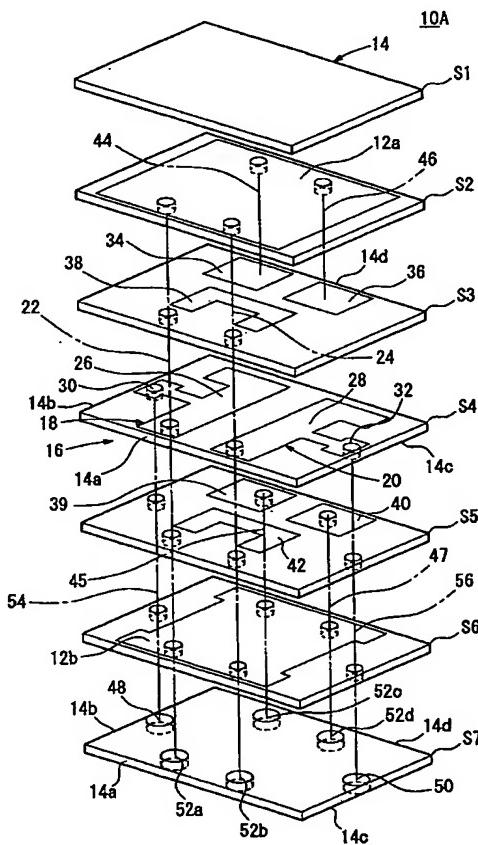
(74) 代理人: 千葉 剛宏, 外(CHIBA, Yoshihiro et al); 〒151-0053 東京都渋谷区代々木2丁目1番1号 新宿マインズタワー 16階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

〔綱葉有〕

(54) Title: PASSIVE COMPONENT

(54) 発明の名称: 受動部品



(57) Abstract: A passive component (10A) comprising one input electrode layer (48) constituting an input terminal, one output electrode layer (50) constituting an output terminal, and four shield electrode layers (52a-52d) constituting shield terminals, all formed in the lowermost dielectric layer (S7) by via holes. The input electrode layer (48) is connected electrically with an input-side resonance electrode (26), in the vicinity of the second side face (14b) of a dielectric substrate (14), through a via hole (54) made in the fourth through sixth dielectric layers (S4-S6) and an input tap electrode (30). The output electrode layer (50) is connected electrically with an output-side resonance electrode (28), in the vicinity of the third side face (14c) of the dielectric substrate (14), through a via hole (56) made in the fourth through sixth dielectric layers (S4-S6) and an output tap electrode (32).

(57) 要約: 受動部品(10A)は、最下層の誘電体層(S7)内に、入力端子を構成する1つの入力電極層(48)と、出力端子を構成する1つの出力電極層(50)と、シールド端子を構成する4つのシールド電極層(52a～52d)がピアホールにて形成されている。入力電極層(48)は、誘電体基板(14)の第2の側面(14b)の近傍であって、第4～第6の誘電体層(S4～S6)にかけて形成されたピアホール(54)と入力タップ電極(30)とを介して入力側共振電極(26)に電気的に接続されている。出力電極層(50)は、誘電体基板(14)の第3の側面(14c)の近傍であって、第4～第6の誘電体層(S4～S6)にかけて形成されたピアホール(56)と出力タップ電極(32)とを介して出力側共振電極(28)に電気的に接続されている。

WO 2004/091036 A1



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY,

CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

1
明細書

受動部品

5 技術分野

本発明は、数百MHz～数GHzのマイクロ波帯において共振回路を構成する積層型誘電体フィルタ等を含む受動部品に関し、通信機器や電子機器の小型化を有効に図ることができる受動部品に関する。

10 背景技術

近時、ICが高集積化され、IC自体の小型化が急速に進んでいる。これに伴い、前記ICの周辺に使用されるフィルタ等の受動部品も小型化が進んでいる。

また、受動部品の小型化には、誘電体基板を使用した積層型誘電体受動部品が有効である（例えば特開2002-280805号公報及び特開2002-261643号公報参照）。

このような積層型誘電体受動部品を例えれば配線基板に実装する場合は、該配線基板に形成された配線パターンと、積層型誘電体受動部品の側面に形成された入出力端子とを半田等で電気的に接続するようにしている（側面実装）。

また、従来では、チップ状の電子部品の外周面に形成された端子を表面実装の下面電極の一部として利用する例も提案されている（例えば特開平10-150138号公報参照）。

ところで、製品を配線基板に実装する方法としては、上述した側面実装のほかに、ワイヤボンディングやリード線にて電気的に接続する手法がある。特に、受動部品においては側面実装が主流である。

25 しかし、上述の側面実装は、以下のような問題点がある。

(1) 広い実装面積を確保する必要がある。つまり、実装面積として、受動部品の被実装面の面積よりも大きな面積（例えば被実装面の面積の約1.5倍）を確保する必要がある。

2

(2) 受動部品の側面に形成された電極（側面電極）の浮遊容量によってアイソレーション特性が劣化する。

(3) 側面電極を受動部品の側面に形成する必要から製造工程が多くなる。

(4) 受動部品の近傍に設置されたシールド板や隣接する他部品の影響によって特性が変動する。

本発明は、このような課題を考慮してなされたものであり、側面実装による種々の問題点を解決することができ、特性変動の抑制、製造工程の簡略化を効果的に図ることができる受動部品を提供することを目的とする。

10 発明の開示

本発明に係る受動部品は、複数の誘電体層が積層されて構成された誘電体基板内に、受動回路を構成する複数の電極と外部に導出された1以上の端子とを有する受動部品において、前記端子が前記誘電体基板の下面のみに導出されていることを特徴とする。

これにより、受動部品を例えば配線基板等に実装する場合に、誘電体基板の下面のみに形成された端子を表面実装方式で配線基板に実装すればよいため、受動部品の実装面積を側面実装の場合よりも狭い面積にすることができる。

端子が誘電体基板の下面のみに存在するため、複数の電極の面積を小さくできこれら端子と電極間に浮遊容量が形成されにくくなる。従って、受動部品のアイソレーション特性は改善する。

受動部品の側面に電極を形成する必要がなくなるため、製造工程も簡単になり、製造コストの低廉化を図ることができる。

受動部品の近傍に設置されたシールド板や隣接する他部品の影響を受けにくくなり、特性の変動を小さくすることができる。

そして、前記構成において、前記1以上の端子が、信号が入出力される複数の端子と1以上のシールド端子とを有し、前記誘電体基板の下面には、前記信号が入出力される複数の端子の間に前記シールド端子が配列されることが好ましい。これにより、前記信号が入出力される複数の端子の間のアイソレーションを確保

することができる。

また、前記構成において、前記端子は、前記誘電体基板内にピアホールにて形成された電極でもよい。これにより、端子の誘電体基板からの剥離を防止することができ、電極へのクラックの発生も抑制することができる。また、誘電体基板内へのピアホールの形成と同時に前記電極を形成することができるため、誘電体基板の下面に電極を形成する工程を省略することができ、工程を簡素化することができる。また、電極の厚みを厚くできるため、従来の側面端子と同等の機械的強度を得ることができる。

特に、前記誘電体基板内に複数の電極間を電気的に接続する1以上のピアホールが形成されている場合に、前記端子を構成する前記電極の径を、前記ピアホールの径よりも大きく設定することが好ましい。これにより、配線基板の配線パターンと端子との対向面積を増加させることができ、不要なインダクタンス成分の発生を抑制することができる。

また、前記構成において、前記端子を前記誘電体基板の下面に形成された電極にて形成するようにしてもよいし、前記誘電体基板内にシールド電極を形成するようにしてもよい。

また、前記構成において、前記誘電体基板を構成する誘電体層のうち、前記シールド電極と前記誘電体基板の下面間の誘電体層の誘電率 ϵ_r を、 $\epsilon_r < 20$ にしてもよい。この場合、シールド電極と端子との間の浮遊容量の発生を抑えることができ、アイソレーション特性を改善することができる。

また、前記構成において、前記誘電体基板を構成する誘電体層のうち、前記シールド電極と前記誘電体基板の下面間の誘電体層の誘電率 ϵ_r を、 $\epsilon_r > 20$ にしてもよい。

この場合、誘電体基板内のシールド電極と配線基板の配線パターンとを容量を介して電気的に接続することができるため、誘電体基板の下面にシールド電極に対応する外部端子を形成する必要がなくなる。一般に、受動部品の小型化に際し、端子寸法を小さくしなければならないが、前記シールド電極に対応する外部端子を形成する必要がないため、前記端子の面積を大きくすることができ、これによ

り、端子の機械的強度を向上させることができる。

前記誘電体基板内に形成される受動回路を、1以上の共振器を有するフィルタとした場合は、該共振器をピアホールにて形成し、該ピアホールの両端面のうち、いずれか一方の端面で短絡端と開放端とを有するようにしてもよい。

5 以上説明したように、本発明に係る受動部品によれば、側面実装による種々の問題点を解決することができ、特性変動の抑制、製造工程の簡単化を有効に図ることができる。

図面の簡単な説明

- 10 図1は、第1の実施の形態に係る受動部品を示す分解斜視図である。
図2は、第1の実施の形態に係る受動部品を示す縦断面図である。
図3は、第2の実施の形態に係る受動部品を示す分解斜視図である。
図4は、第2の実施の形態に係る受動部品を示す縦断面図である。
図5は、第3の実施の形態に係る受動部品を示す分解斜視図である。
15 図6は、第4の実施の形態に係る受動部品を示す分解斜視図である。
図7は、第5の実施の形態に係る受動部品を示す分解斜視図である。
図8は、誘電体基板の下面に形成される端子のパターン例を示す説明図である。

発明を実施するための最良の形態

20 以下、本発明に係る受動部品の実施の形態例を図1～図8を参照しながら説明する。

まず、第1の実施の形態に係る受動部品10Aは、図1及び図2に示すように、複数の誘電体層(S1～S7)が積層、焼成一体化され、かつ、両主面(第2の誘電体層S2の一主面及び第6の誘電体層S6の一主面)にそれぞれ内層シールド電極12a及び12bが形成された誘電体基板14を有する。

誘電体基板14は、上から順に、第1の誘電体層S1～第7の誘電体層S7が積み重ねられて構成されている。これら第1～第7の誘電体層S1～S7は1枚あるいは複数枚の層にて構成される。

誘電体基板 1 4 内には、2つの1／4波長の共振器（入力側共振器 1 8 及び出力側共振器 2 0）を構成するフィルタ部 1 6 を有する。このフィルタ部 1 6 は第4の誘電体層 S 4 の一主面に形成された入力側共振電極 2 6 と出力側共振電極 2 8 とを有する。

5 入力側共振電極 2 6 の一方の端部（誘電体基板 1 4 の第1の側面 1 4 a に近接した位置に形成された端部）と、出力側共振電極 2 8 の一方の端部（前記第1の側面 1 4 a に近接した位置に形成された端部）は、それぞれピアホール 2 2 及び 2 4 を介して内層シールド電極 1 2 a 及び 1 2 b に電気的に接続されている。即ち、入力側共振電極 2 6 の一方の端部と、出力側共振電極 2 8 の他方の端部は、それぞれ短絡端を構成する。

10 入力側共振電極 2 6 は、その中央部分から誘電体基板 1 4 の第2の側面 1 4 b（出力側共振電極 2 8 とは反対側の側面）に向けて入力タップ電極 3 0 が形成されている。出力側共振電極 2 8 は、その中央部分から誘電体基板 1 4 の第3の側面 1 4 c（第2の側面 1 4 b と反対側の側面）に向けて出力タップ電極 3 2 が形成されている。

15 また、第3の誘電体層 S 3 の一主面には、入力側共振電極 2 6 及び出力側共振電極 2 8 の各開放端と対向し、誘電体基板 1 4 の第4の側面 1 4 d（前記第1の側面 1 4 a と反対側の側面）に近接して形成された内層シールド電極 3 4 及び 3 6 と、入力側共振器 1 8 及び出力側共振器 2 0 間の結合度を調整するための結合調整電極 3 8 とが形成されている。

20 第5の誘電体層 S 5 の一主面には、入力側共振電極 2 6 及び出力側共振電極 2 8 の各開放端と対向し、誘電体基板 1 4 の前記第4の側面 1 4 d に近接して形成された内層シールド電極 3 9 及び 4 0 と、入力側共振器 1 8 及び出力側共振器 2 0 間の結合を調整するための結合調整電極 4 2 とが形成されている。

25 内層シールド電極 1 2 a は、誘電体基板 1 4 の第4の側面 1 4 d の近傍において、第2の誘電体層 S 2 を貫通するピアホール 4 4 及び 4 6 を介して内層シールド電極 3 4 及び 3 6 に電気的に接続され、内層シールド電極 1 2 b は、誘電体基板 1 4 の第4の側面 1 4 d の近傍において、第5の誘電体層 S 5 を貫通するピア

ホール45及び47を介して内層シールド電極39及び40に電気的に接続されている。

そして、この第1の実施の形態に係る受動部品10Aは、誘電体基板14を構成する誘電体層のうち、最下層の誘電体層S7内に、入力端子を構成する1つの入力電極層48と、出力端子を構成する1つの出力電極層50と、シールド端子を構成する4つのシールド電極層52a～52dがピアホールにて形成されている。
5

入力電極層48は誘電体基板14の第2の側面14bの近傍に形成され、出力電極層50は誘電体基板14の第3の側面14cの近傍に形成され、4つのシールド電極層52a～52dのうち、2つのシールド電極層52a及び52bは誘電体基板14の第1の側面14aの近傍に形成され、他の2つのシールド電極層52c及び52dは誘電体基板14の第4の側面14dの近傍に形成されている。
10

入力電極層48は、誘電体基板14の第2の側面14bの近傍であって、第4～第6の誘電体層S4～S6にかけて形成されたピアホール54と入力タップ電極30とを介して入力側共振電極26に電気的に接続されている。出力電極層50は、誘電体基板14の第3の側面14cの近傍であって、第4～第6の誘電体層S4～S6にかけて形成されたピアホール56と出力タップ電極32とを介して出力側共振電極28に電気的に接続されている。
15

また、2つのシールド電極層52a及び52bは、前記ピアホール22及び24を介して内層シールド電極12a及び12b並びに入力側共振電極26の短絡端及び出力側共振電極28の短絡端に電気的に接続され、他の2つのシールド電極層52c及び52dは、前記ピアホール45及び47を介して内層シールド電極39、40、12bに電気的に接続されている。
20

更に、入力電極層48、出力電極層50、4つのシールド電極層52a～52dの各径は、上述した各ピアホール22、24、44及び46の径よりも大きく設定されている。
25

このように、第1の実施の形態に係る受動部品10Aにおいては、入力端子を構成する入力電極層48と、出力端子を構成する出力電極層50と、シールド端

子を構成する4つのシールド電極層52a～52dとを最下層の誘電体層S7にピアホールにて形成することにより、前記入力端子、出力端子及びシールド端子を誘電体基板14の下面のみに導出するようにしている。

これにより、受動部品10Aを例えば配線基板等に実装する場合に、誘電体基板14の下面のみに形成された端子を表面実装方式で配線基板に実装すればよいため、受動部品10Aの実装面積を側面実装の場合よりも狭い面積にすることができる。

10 入力端子、出力端子及びシールド端子が誘電体基板14の下面のみに存在するため、各端子とフィルタ部16を構成する複数の電極との距離が遠くなり、これら端子と電極間に浮遊容量は形成されにくくなる。従って、受動部品10Aのアイソレーション特性は改善する。

受動部品10Aの側面に電極を形成する必要がなくなるため、製造工程も簡単になり、製造コストの低廉化を図ることができる。

15 受動部品10Aの近傍に設置されたシールド板や隣接する他部品の影響を受けにくくなり、特性の変動を小さくすることができる。

特に、この第1の実施の形態に係る受動部品10Aにおいては、入力電極層48、出力電極層50及びシールド電極層52a～52dを誘電体基板14内にピアホールにて形成するようにしているため、これら電極層の誘電体基板14からの剥離を防止することができ、各電極層へのクラックの発生も抑制することができる。

20 また、誘電体基板14内へのピアホール22、24、44、45、46及び47の形成と同時に上述の電極層48、50及び52a～52dを形成することができるため、誘電体基板14の下面に端子を形成する工程を省略することができ、工程を簡素化することができる。また、各電極層48、50及び52a～52dの厚みを厚くできるため、従来の側面端子（誘電体基板14の側面に形成された端子）と同等の機械的強度を得ることができる。

特に、各電極層48、50及び52a～52dの径を、各ピアホール22、24、44、45、46及び47の径よりも大きく設定するようにしたので、図2

に示すように、配線基板 60 の入力配線パターン 62 と入力電極層 48 との対向面積、出力配線パターン 64 と出力電極層 50 との対向面積、並びにシールド配線パターン 66 とシールド電極層 52a～52d との対向面積をそれぞれ増加させることができ、不要なインダクタンス成分の発生を抑制することができる。

5 次に、第 2 の実施の形態に係る受動部品 10B について図 3 及び図 4 を参照しながら説明する。

この第 2 の実施の形態に係る受動部品 10B は、図 3 及び図 4 に示すように、上述した第 1 の実施の形態に係る受動部品 10A とほぼ同様の構成を有するが、
10 入力側共振器 18 と出力側共振器 20 がそれぞれビアホール 70 及び 72 にて構成されている点で異なる。

具体的には、図 3 に示すように、入力側共振器 18 は、第 3 の誘電体層 S3 の主面において第 1 の側面 14a の近傍から第 4 の側面 14d の近傍にかけて延在して形成された第 1 の電極 74 と、第 5 の誘電体層 S5 の主面において誘電体基板 14 の第 1 の側面 14a の近傍から第 4 の側面 14d の近傍にかけて延在して形成された第 2 の電極 76 と、第 3 及び第 4 の誘電体層 S3 及び S4 を貫通し、
15 第 1 の電極 74 の中央部分と第 2 の電極 76 の中央部分とを接続する上述したビアホール 70 とを有する。

第 1 の電極 74 の両端部は、それぞれビアホール 78 及び 79 を介して内層シールド電極 12b に電気的に接続されている。第 2 の電極 76 は、その中央部分から誘電体基板 14 の第 2 の側面 14b に向けて入力タップ電極 30 が形成されている。つまり、第 1 の電極 74 は、入力側共振器 18 の短絡端を形成する。第 2 の電極 76 は、内層シールド電極 12b と誘電体層を間に挟んで対向した形態であり、入力側共振器 18 の開放端を形成する。

出力側共振器 20 は、前記入力側共振器 18 と同様に、第 3 の誘電体層 S3 の主面において第 1 の側面 14a の近傍から第 4 の側面 14d の近傍に延在して形成され、出力側共振器 20 の短絡端を形成する第 1 の電極 80 と、第 5 の誘電体層 S5 の主面において第 1 の側面 14a の近傍から第 4 の側面 14d の近傍に延在して形成され、出力側共振器 20 の開放端を形成する第 2 の電極 82 と、第 3

及び第4の誘電体層S3及びS4を貫通し、これら第1の電極80と第2の電極82とを電気的に接続する上述したピアホール72とを有する。

第1の電極80の両端部は、それぞれピアホール84及び86を介して内層シールド電極12bに電気的に接続されている。第2の電極82は、その中央部分5から誘電体基板14の第3の側面14cに向けて出力タップ電極32が形成されている。

また、第4の誘電体層S4の正面には、誘電体基板14の第1の側面14a寄りに形成され、入力側共振器18の第1の電極74及び出力側共振器20の第1の電極80と第3の誘電体層S3を間に挟んで対向する第1の結合調整電極88と、誘電体基板14の第4の側面14d寄りに形成され、入力側共振器18の第1の電極74及び出力側共振器20の第1の電極80と第3の誘電体層S3を間に挟んで対向する第2の結合調整電極90とを有する。

そして、この第2の実施の形態に係る受動部品10Bは、第7の誘電体層S7の裏面（誘電体基板14の下面）に入力端子を構成する1つの入力電極膜92と、出力端子を構成する1つの出力電極膜94と、シールド端子を構成する2つのシールド電極膜96及び98が形成されている。

入力電極膜92は、誘電体基板14の第2の側面14bの近傍に形成され、出力電極膜94は誘電体基板14の第3の側面14cの近傍に形成され、2つのシールド電極膜96及び98のうち、1つのシールド電極膜96は誘電体基板14の第1の側面14aの近傍であって、かつ、第2の側面14bの近傍から第3の側面14cの近傍にかけて延在して形成され、他のシールド電極膜98は誘電体基板14の第4の側面14dの近傍であって、かつ、第2の側面14bの近傍から第3の側面14cの近傍にかけて延在して形成されている。

また、入力電極膜92は、誘電体基板14の第2の側面14bの近傍であって、第5及び第6の誘電体層S5及びS6にかけて形成されたピアホール100と入力タップ電極30とを介して入力側共振器18の第2の電極76に電気的に接続されている。出力電極膜94は、誘電体基板14の第3の側面14cの近傍であって、第5及び第6の誘電体層S5及びS6にかけて形成されたピアホール10

2と出力タップ電極32とを介して出力側共振器20の第2の電極82に電気的に接続されている。

また、1つのシールド電極膜96は、誘電体基板14の第1の側面14aの近傍であって、第2～第7の誘電体層S2～S7を貫通するピアホール104及び106を介して内層シールド電極12a及び12bに電気的に接続され、他の2つのシールド電極膜98は、誘電体基板14の第4の側面14dの近傍であって、第2～第7の誘電体層S2～S7を貫通するピアホール108及び110を介して内層シールド電極12a及び12bに電気的に接続されている。

更に、誘電体基板14を構成する誘電体層S1～S7のうち、内層シールド電極12bと誘電体基板14の下面との間の第6及び第7の誘電体層S6及びS7は、誘電率 $\epsilon_r (< 20)$ の材料が使用されている。

このように、第2の実施の形態に係る受動部品10Bは、入力端子を構成する入力電極膜92と、出力端子を構成する出力電極膜94と、シールド端子を構成する2つのシールド電極膜96及び98とを最下層の誘電体層S7の裏面に形成することにより、前記入力端子、出力端子及びシールド端子を誘電体基板14の下面のみに導出するようにしている。

そのため、上述した第1の実施の形態と同様に、受動部品10Bの実装面積を側面実装の場合よりも狭い面積にすることができる。受動部品10Bのアイソレーション特性が改善する。製造工程が簡単になり、製造コストの低廉化を図ることができる。特性の変動を小さくすることができる。

特に、誘電体基板14を構成する誘電体層S1～S7のうち、内層シールド電極12bと誘電体基板14の下面間の誘電体層S6及びS7の誘電率 ϵ_r を、 $\epsilon_r < 20$ としたので、内層シールド電極12bと入力端子や出力端子との間の浮遊容量の発生を抑えることができ、アイソレーション特性を改善することができる。

また、入力側共振器18と出力側共振器20をそれぞれピアホール70及び72にて形成し、入力側共振器18の短絡端をピアホール70の一端に形成された第1の電極74で構成し、入力側共振器18の開放端をピアホール70の他端に

11.

形成された第2の電極76で構成し、出力側共振器20の短絡端をピアホール72の一端に形成された第1の電極80で構成し、出力側共振器20の開放端をピアホール72の他端に形成された第2の電極82で構成するようにしたので、以下の作用を得ることができる。

5 即ち、入力側共振器18や出力側共振器20において容量が必要な部分、例えば第1及び第2の結合調整電極88及び90と第1の電極74及び80との間の第3の誘電体層S3や、第1及び第2の結合調整電極88及び90と第2の電極76及び82との間の第4の誘電体層S4を誘電率 $\epsilon_r (> 20)$ の材料で作製し、その他の誘電体層をQ値の高い材料で作製することで、入力側共振器18及び出力側共振器20のQ値を上げることができ、低損失の特性を得ることができる。
10

次に、第3の実施の形態に係る受動部品10Cについて図5を参照しながら説明する。

この第3の実施の形態に係る受動部品10Cは、図5に示すように、上述した第2の実施の形態に係る受動部品10Bとほぼ同様の構成を有するが、誘電体基板14の下面にシールド電極膜96及び98（図3参照）が形成されていないこと、誘電体基板14を構成する誘電体層S1～S7のうち、内層シールド電極12bと誘電体基板14の下面との間の第6及び第7の誘電体層S6及びS7として、誘電率 $\epsilon_r (> 20)$ の材料が使用されている点で異なる。

20 これにより、誘電体基板14内の内層シールド電極12bと配線基板60のシールド配線パターン66とを容量を介して電気的に接続することができる。

そのため、誘電体基板14の下面にシールド端子を構成するシールド電極膜96及び98（図3参照）を形成する必要がなくなる。一般に、受動部品の小型化に際し、入力端子や出力端子並びにシールド端子の寸法を小さくしなければならないが、この第3の実施の形態では、シールド電極膜96及び98を形成する必要がないため、入力電極膜92や出力電極膜94の寸法を大きくすることができる。これにより、入力電極膜92及び出力電極膜94の機械的強度を向上させることができる。

次に、第4の実施の形態に係る受動部品10Dについて図6を参照しながら説明する。

この第4の実施の形態に係る受動部品10Dは、図6に示すように、上述した第1の実施の形態に係る受動部品10Aとほぼ同様の構成を有するが、誘電体基板14内にフィルタ部16と非平衡一平衡変換部120（以下、単に変換部と記す）を有する点で異なる。

この第4の実施の形態に係る受動部品10Dは、第2の誘電体層S2、第6の誘電体層S6、第9の誘電体層S9、第11の誘電体層S11の各主面にそれぞれ内層シールド電極12a、122、124及び12bが形成され、第10の誘電体層S10の主面にDC電極126が形成されている。また、第12の誘電体層S12の下面のうち、誘電体基板14の第3の側面14cの近傍に平衡入出力端子128が形成され、第2の側面14bの近傍に非平衡入出力端子130とDC端子132が形成され、中央部分にシールド端子134が形成されている。

第4の誘電体層S4の主面には、第1～第3の共振器136、138及び140をそれぞれ構成し、それぞれ誘電体基板14の第1の側面14aの近傍から第4の側面14dの近傍まで延在する第1～第3の共振電極142、144及び146と、第1の共振電極142から第2の側面14bに向かって延在するリード電極148とが形成されている。

第3の誘電体層S3の主面には、第1～第3の共振電極142、144及び146の開放端と対向し、誘電体基板14の第4の側面14dに近接して形成された3つの内層シールド電極150、152及び154と、第1及び第2の共振器136及び138間の結合度を調整するための第1の結合調整電極156とが形成されている。

第1～第3の共振電極142、144及び146のうち、誘電体基板14の第1の側面14aに近接する端部は、それぞれ第2～第6の誘電体層S2～S6を貫通するピアホール158、160及び162を通じて内層シールド電極12a及び122と接続される。

第1の共振電極142から延びるリード電極148のうち、誘電体基板14の

第2の側面14bに近接する端部は、第4～第12の誘電体層S4～S12を貫通するピアホール164を通じて誘電体基板14の下面に形成された非平衡出入力端子130に電気的に接続される。

3つの内層シールド電極150、152及び154は、誘電体基板14の第4の側面14dに近接する部分においてそれぞれ第2～第6の誘電体層S2～S6を貫通するピアホール166、168及び170を通じて内層シールド電極12a及び122と接続される。

また、内層シールド電極122は、誘電体基板14の第1の側面14aの近傍において第6～第12の誘電体層S6～S12を貫通するピアホール172及び174と、誘電体基板14の第4の側面14dの近傍において第6～第12の誘電体層S6～S12を貫通するピアホール176及び178を通じて内層シールド電極124及び12b並びに誘電体基板14の下面に形成されたシールド端子134に電気的に接続される。

一方、第5の誘電体層S5の主面には、第2及び第3の共振器138及び140間の結合度を調整するための第2の結合調整電極180と、第3の共振電極146と第4の誘電体層S4を間に挟んで重なる出力容量電極182とが形成されている。

第7の誘電体層S7の主面には、変換部120を構成する第1のストリップライン電極184が形成され、第8の誘電体層S8の主面には、変換部120を構成する第2及び第3のストリップライン電極186及び188が形成されている。

第1のストリップライン電極184の一端は、第5及び第6の誘電体層S5及びS6を貫通するピアホール190を通じて出力容量電極182と電気的に接続されている。第1のストリップライン電極184の他端は開放とされている。内層シールド電極122には、ピアホール190と絶縁をとるための領域、即ち電極膜が形成されていない領域が確保されている。

第2のストリップライン電極186の一端と第3のストリップライン電極188の一端は、共に第8及び第9の誘電体層S8及びS9を貫通するピアホール192及び194を通じてDC電極126に電気的に接続されている。内層シール

14

ド電極 124 には、ピアホール 192 及び 194 と絶縁をとるための領域、即ち電極膜が形成されていない領域が確保されている。

第 2 のストリップライン電極 186 の他端と第 3 のストリップライン電極 188 の他端は、共に誘電体基板 14 の第 3 の側面 14c の近傍に位置され、第 8 ~ 5 第 12 の誘電体層 S8 ~ S12 を貫通するピアホール 196 及び 198 を通じて誘電体基板 14 の下面に形成された平衡入出力端子 128 に電気的に接続されている。

DC 電極 126 は、誘電体基板 14 の第 2 の側面 14b に向かって突出する張出し電極 200 を有し、該張出し電極 200 は、第 10 ~ 第 12 の誘電体層 S10 ~ S12 を貫通するピアホール 202 を通じて誘電体基板 14 の下面に形成された DC 端子 132 に電気的に接続される。

この第 4 の実施の形態に係る受動部品 10D においても、上述した第 1 の実施の形態と同様に、受動部品 10D の実装面積を側面実装の場合よりも狭い面積にすることができる。受動部品 10D のアイソレーション特性が改善する。製造工程が簡単になり、製造コストの低廉化を図ることができる。特性の変動を小さくすることができる。

次に、第 5 の実施の形態に係る受動部品 10E について図 7 を参照しながら説明する。

この第 5 の実施の形態に係る受動部品 10E は、図 7 に示すように、上述した第 1 の実施の形態に係る受動部品 10A とほぼ同様の構成を有するが、誘電体基板 14 内に集中定数のフィルタ部 210 を有する点で異なる。

この第 5 の実施の形態に係る受動部品 10E は、第 10 の誘電体層 S10 の正面に内層シールド電極 212 が形成されている。また、第 11 の誘電体層 S11 の下面のうち、誘電体基板 14 の第 1 の側面 14a と第 3 の側面 14c を含むコーナー部分 214、第 1 の側面 14a の中央を含む部分、第 2 の側面 14b と第 4 の側面 14d を含むコーナー部分 216、第 4 の側面 14d の中央を含む部分にそれぞれシールド端子 218a ~ 218d が形成され、誘電体基板 14 の第 3 の側面 14c と第 4 の側面 14d を含むコーナー部分 220 に入力端子 222 が

形成され、誘電体基板 14 の第 1 の側面 14a と第 2 の側面 14b を含むコーナー部分 224 に出力端子 226 が形成されている。

そして、第 2 ~ 第 5 の誘電体層 S2 ~ S5 の正面には、インダクタンス形成用の第 1 ~ 5 のインダクタ電極 228a ~ 228e が形成されている。第 1 ~ 第 5 のインダクタ電極 228a ~ 228e は、それぞれピアホール 230、232、234 及び 236 を介してコイル状に形成される。
5

第 7 ~ 第 9 の誘電体層 S7 ~ S9 の正面には、容量形成用の第 1 ~ 第 4 の容量電極 238a ~ 238d が形成される。

第 1 の容量電極 238a は、第 7 の誘電体層 S7 の正面のうち、誘電体基板 14 の第 1 の側面 14a と第 2 の側面 14b を含むコーナー部分 224 寄りに形成され、第 2 の容量電極 238b は、第 8 の誘電体層 S8 の正面のうち、誘電体基板 14 の第 3 の側面 14c と第 4 の側面 14d を含むコーナー部分 220 寄りに形成されている。
10

第 3 の容量電極 238c は、第 9 の誘電体層 S9 の正面のうち、誘電体基板 14 の前記コーナー部分 224 寄りに形成され、第 4 の容量電極 238d は、第 9 の誘電体層 S9 の正面のうち、前記コーナー部分 220 寄りに形成されている。
15

そして、第 1 のインダクタ電極 228a の一端は、第 2 の誘電体層 S2 のうち、前記コーナー部分 220 に近接して位置され、第 2 ~ 第 11 の誘電体層 S2 ~ S11 を貫通するピアホール 240 を通じて第 2 の容量電極 238b、第 4 の容量電極 238d 並びに誘電体基板 14 の下面に形成された入力端子 222 に接続される。
20

第 5 のインダクタ電極 228e の一端は、第 6 の誘電体層 S6 のうち、前記コーナー部分 224 に近接して位置され、第 6 ~ 第 11 の誘電体層 S6 ~ S11 を貫通するピアホール 242 を通じて第 1 の容量電極 238a、第 3 の容量電極 238c 並びに誘電体基板 14 の下面に形成された出力端子 226 に接続される。
25

この第 5 の実施の形態に係る受動部品 10E においても、上述した第 1 の実施の形態と同様に、受動部品 10E の実装面積を側面実装の場合よりも狭い面積にすることができる。受動部品 10E のアイソレーション特性が改善する。製造工

16

程が簡単になり、製造コストの低廉化を図ることができる。特性の変動を小さくすることができる。

例えば第5の実施の形態に係る受動部品10Eでは、誘電体基板14の下面に形成される6つの端子218a～218d、222及び226のうち、入力端子222と出力端子226とを対角上に配置し、その他の部分にシールド端子218a～218dを配置した例を示したが、その他、図8に示すように、誘電体基板14の下面に例えば8つの端子（入出力端子250a～250d、シールド端子252a～252d）が形成される場合に、入出力端子250a～250dとシールド端子252a～252dを市松配列で配置するようにしてもよい。

この場合も、入出力端子250a～250d間が遠ざかり、しかも、隣接する端子がシールド端子252a～252dとなることから、入出力端子250a～250d間のアイソレーションを確保することができる。

なお、本発明に係る受動部品は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を探り得ることはもちろんである。

請求の範囲

1. 複数の誘電体層が積層されて構成された誘電体基板（14）内に、受動回路を構成する複数の電極と外部に導出された1以上の端子とを有する受動部品において、

前記端子が前記誘電体基板（14）の下面のみに導出されていることを特徴とする受動部品。

2. 請求項1記載の受動部品において、

前記1以上の端子は、信号が入出力される複数の端子と1以上のシールド端子とを有し、

前記誘電体基板（14）の下面には、前記信号が入出力される複数の端子の間に前記シールド端子が配列されていることを特徴とする受動部品。

3. 請求項1又は2記載の受動部品において、

前記誘電体基板（14）内に複数の電極間を電気的に接続する1以上のピアホールが形成されている場合に、

前記端子は、前記誘電体基板（14）内にピアホールにて形成された電極にて形成され、

前記端子を構成する前記電極の径は、前記ピアホールの径よりも大きいことを特徴とする受動部品。

4. 請求項1又は2記載の受動部品において、

前記端子が前記誘電体基板（14）の下面に形成された電極にて形成されていることを特徴とする受動部品。

5. 請求項1～4のいずれか1項に記載の受動部品において、

前記誘電体基板（14）内にシールド電極が形成されていることを特徴とする

受動部品。

6. 請求項 5 記載の受動部品において、

前記誘電体基板（14）を構成する誘電体層のうち、前記シールド電極と前記
5 誘電体基板（14）の下面間の誘電体層の誘電率 ϵ_r が、 $\epsilon_r < 20$ であること
を特徴とする受動部品。

7. 請求項 5 記載の受動部品において、

前記誘電体基板（14）を構成する誘電体層のうち、前記シールド電極と前記
10 誘電体基板（14）の下面間の誘電体層の誘電率 ϵ_r が、 $\epsilon_r > 20$ であること
を特徴とする受動部品。

8. 請求項 1 記載の受動部品において、

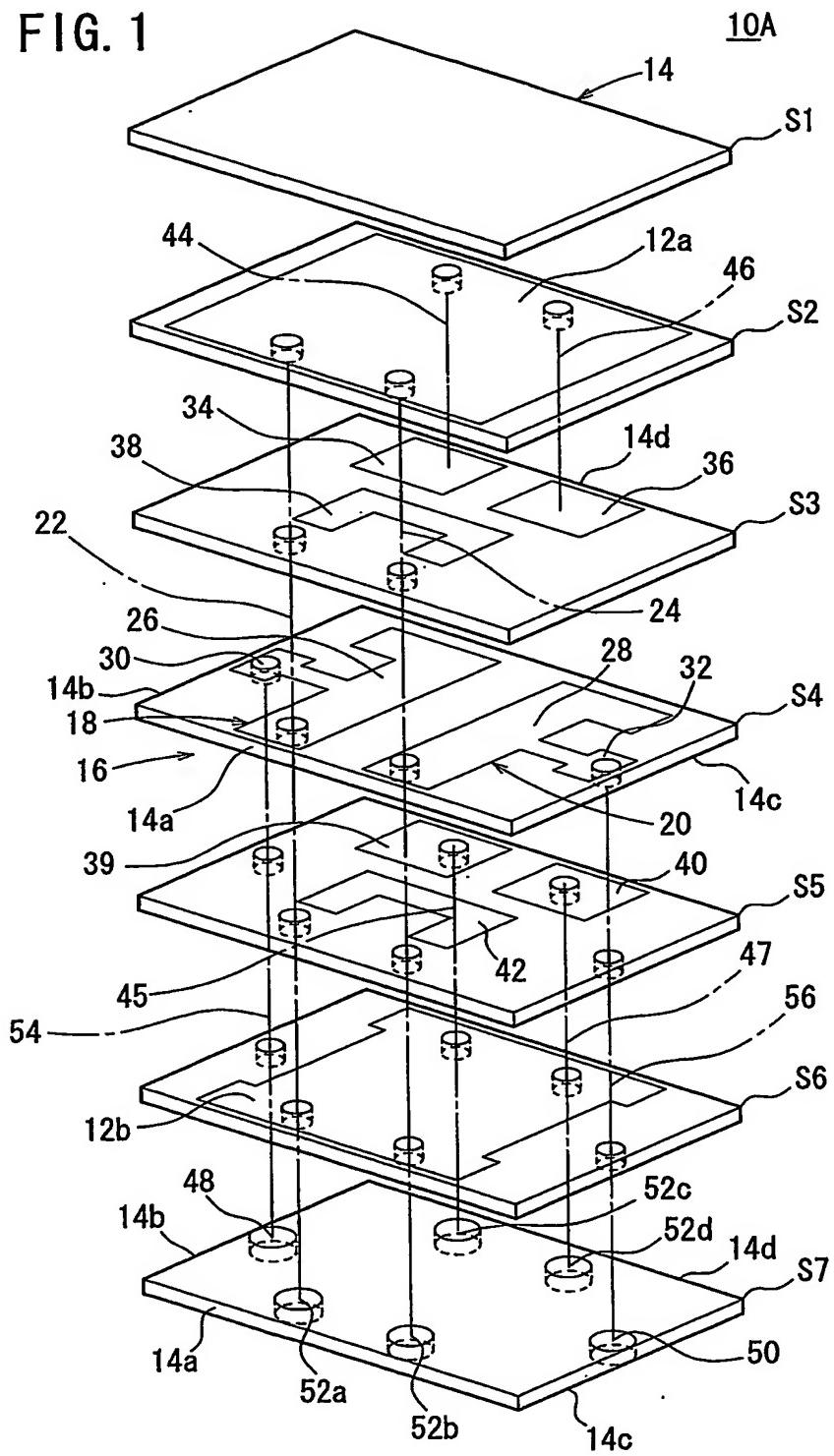
前記誘電体基板（14）内に、フィルタ（16）を構成する 1 以上の共振器を
15 有し、

前記共振器はピアホールにて形成され、

前記ピアホールの両端面のうち、いずれか一方の端面で短絡端と開放端とを有
することを特徴とする受動部品。

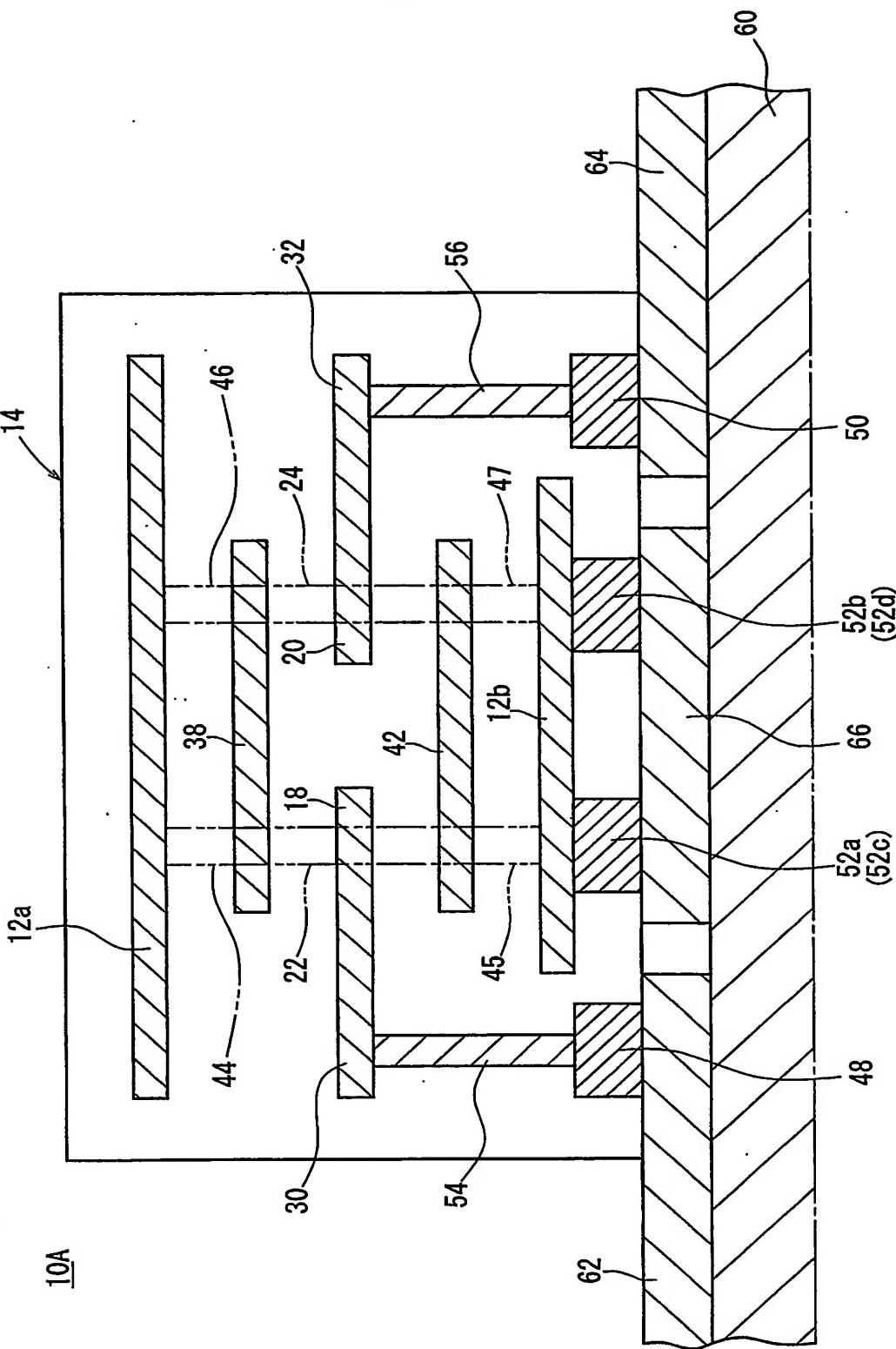
1/8

FIG. 1



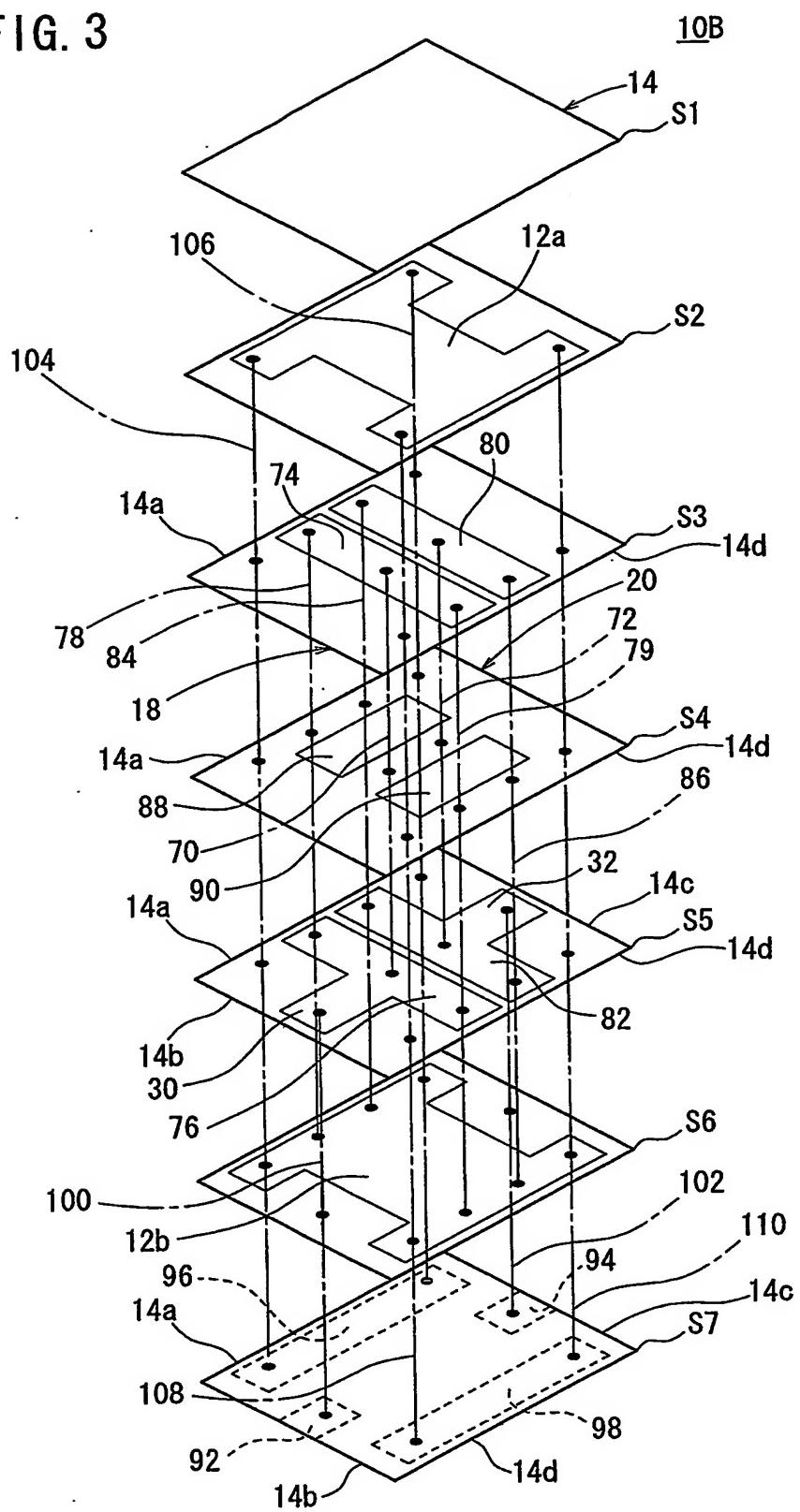
2/8

FIG. 2

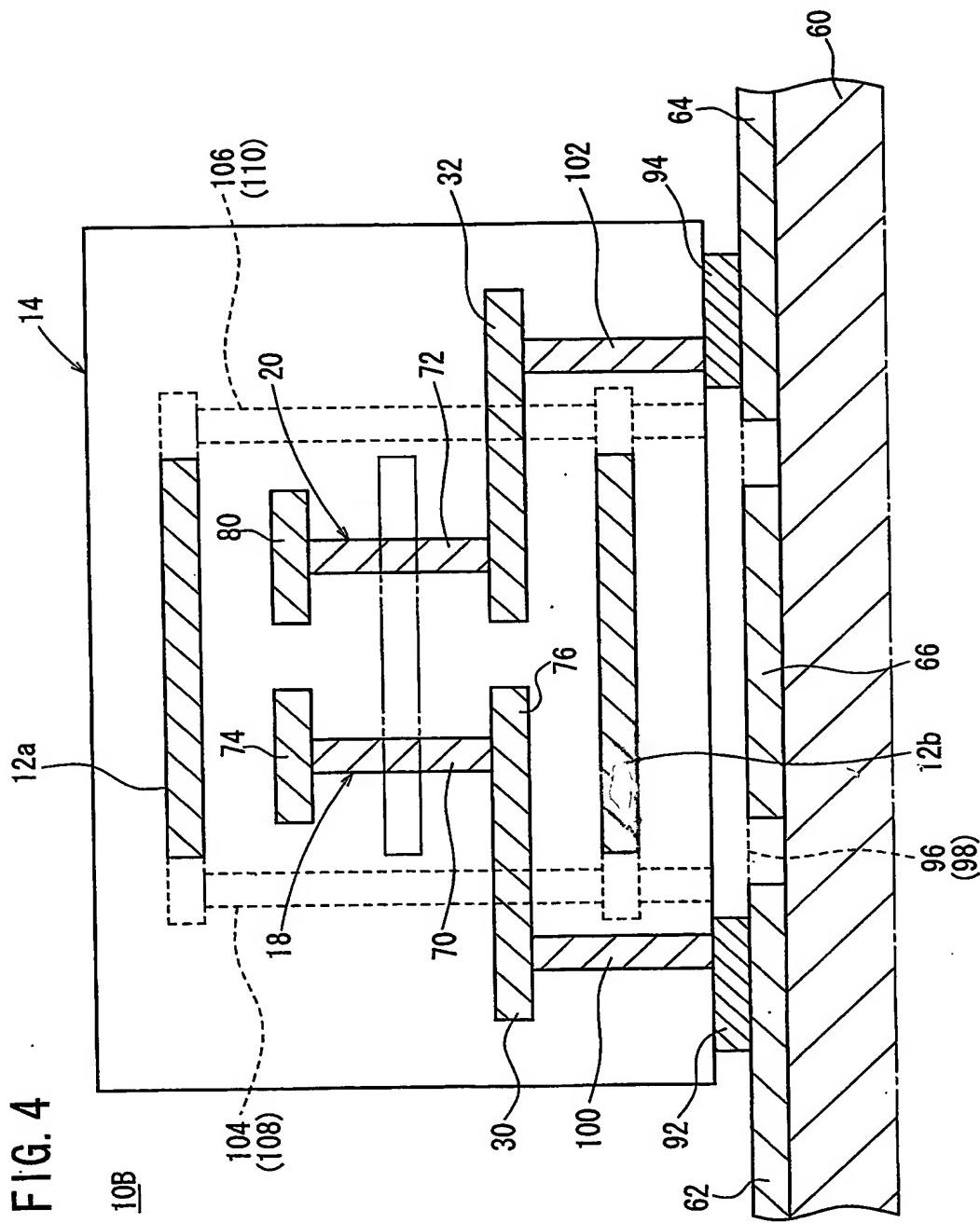


3/8

FIG. 3

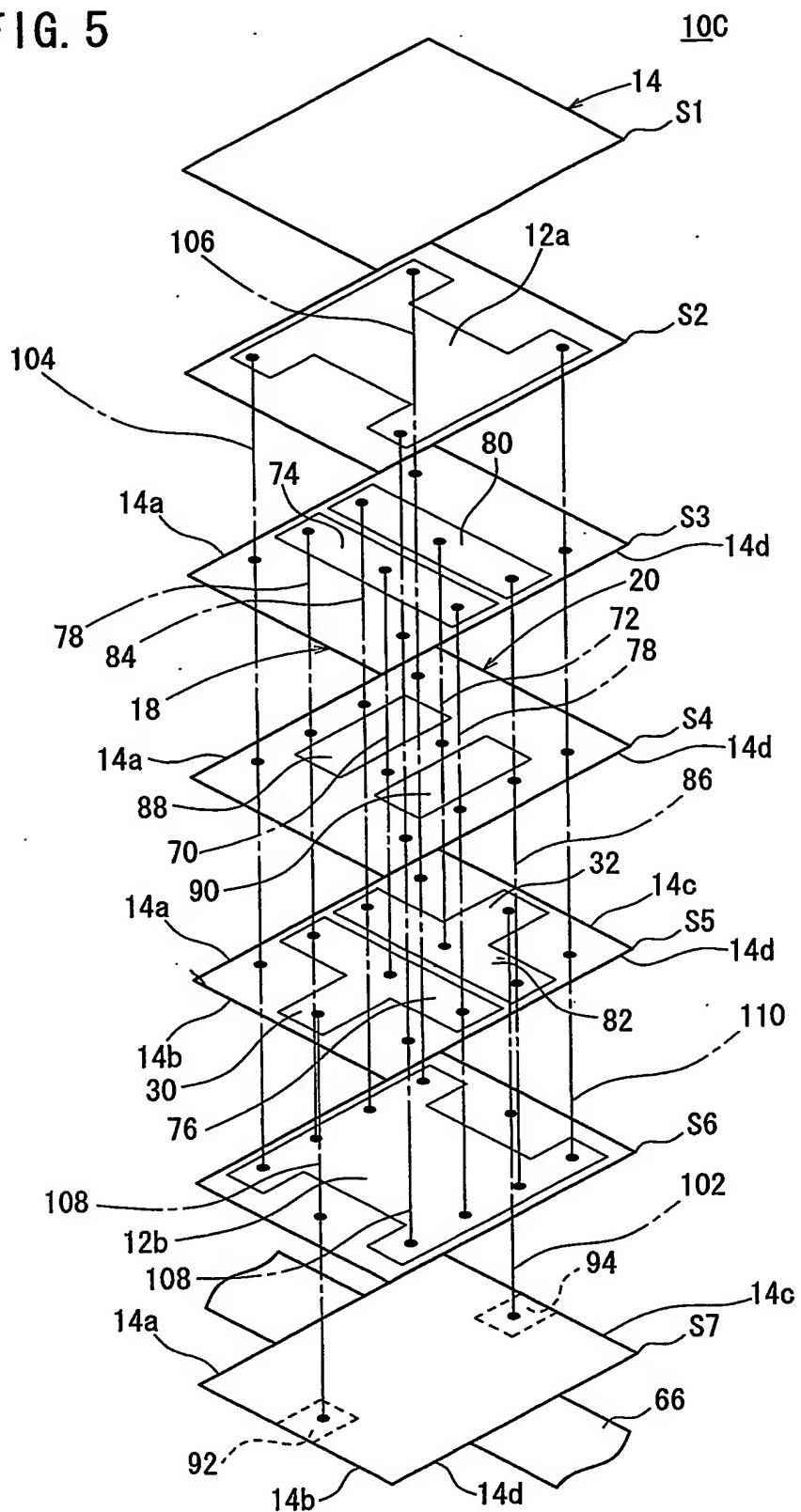


4/8



5/8

FIG. 5



6/8

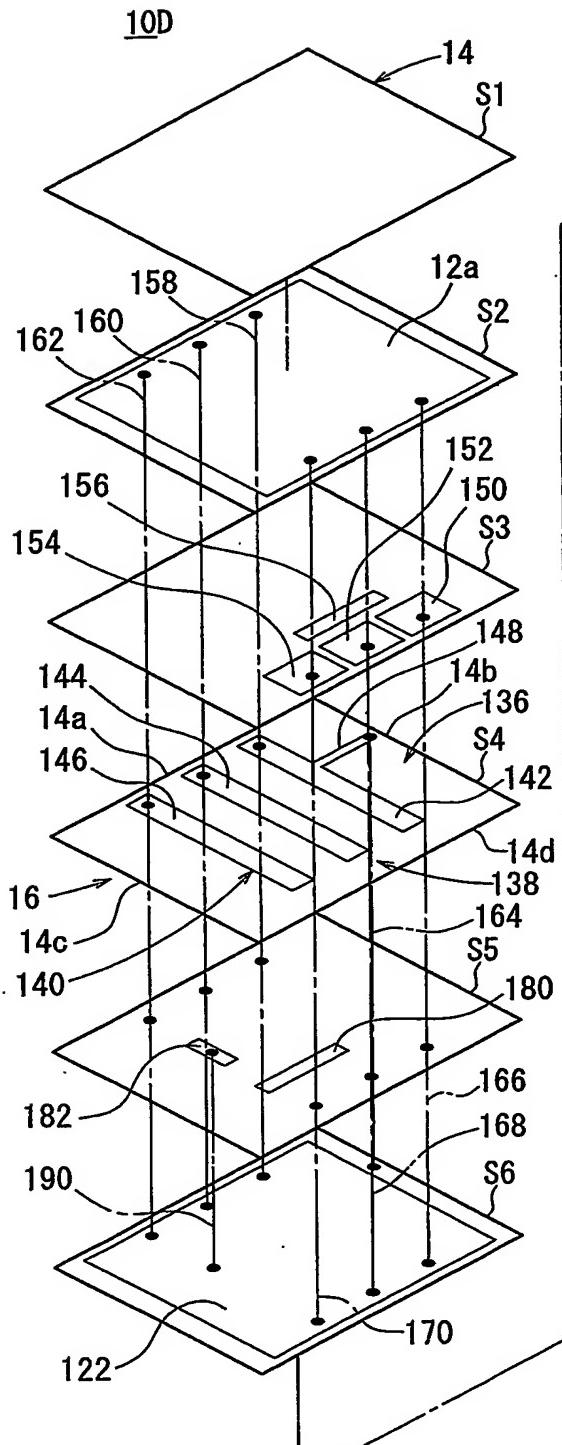
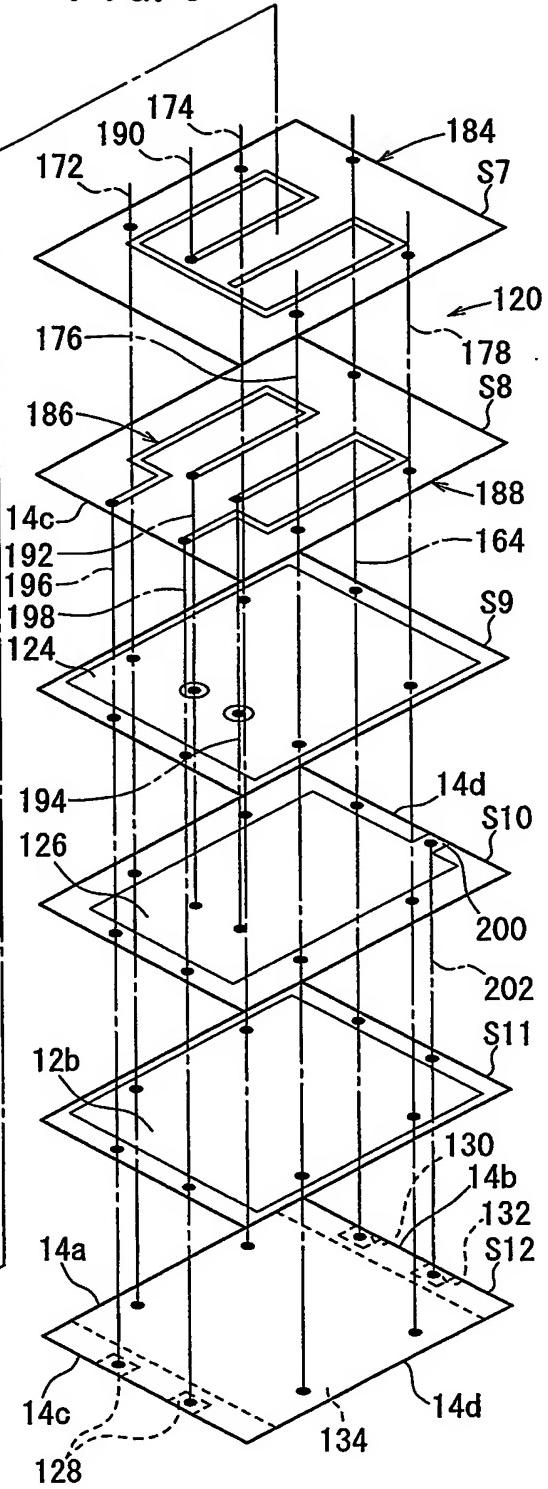
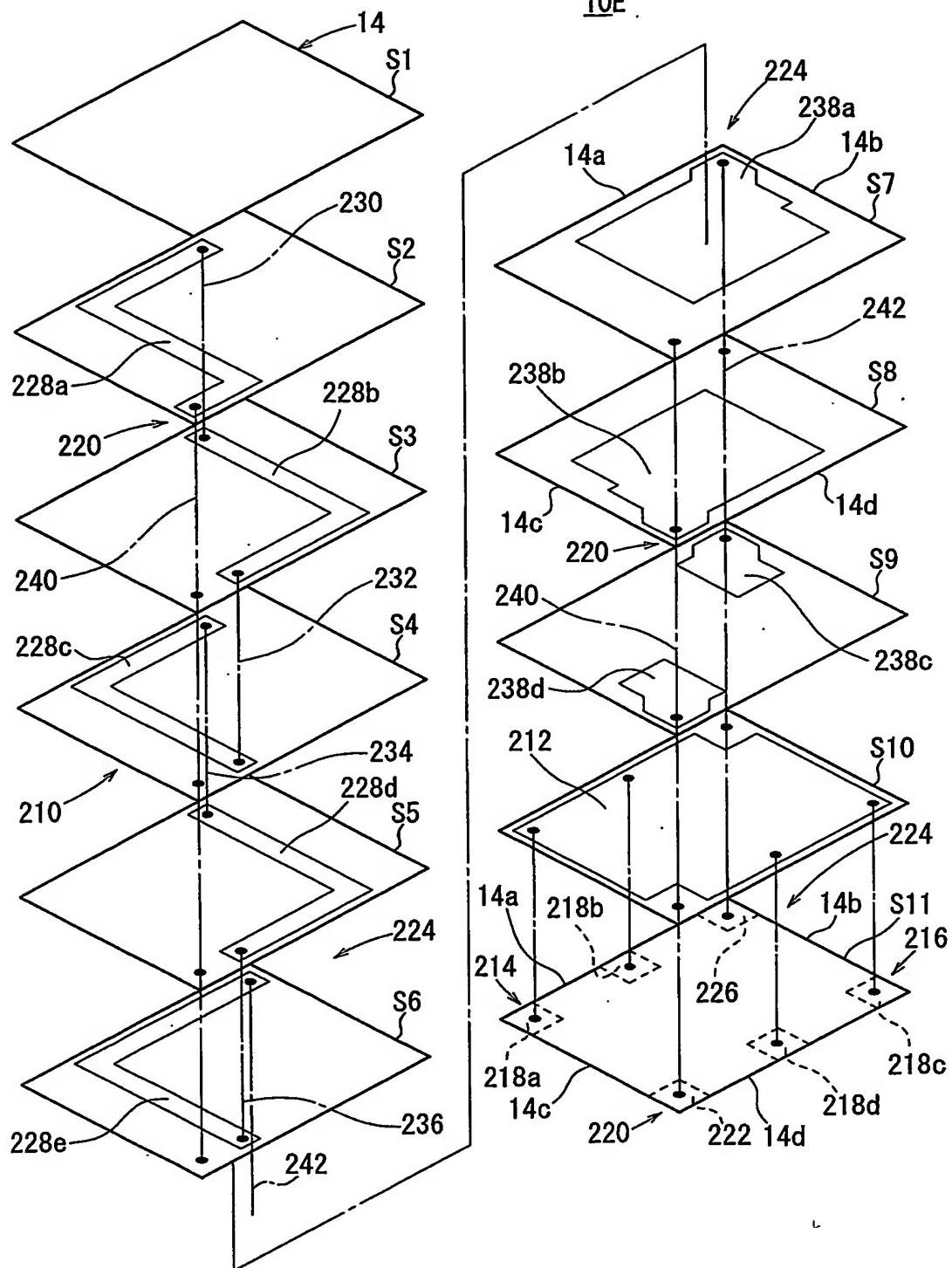


FIG. 6



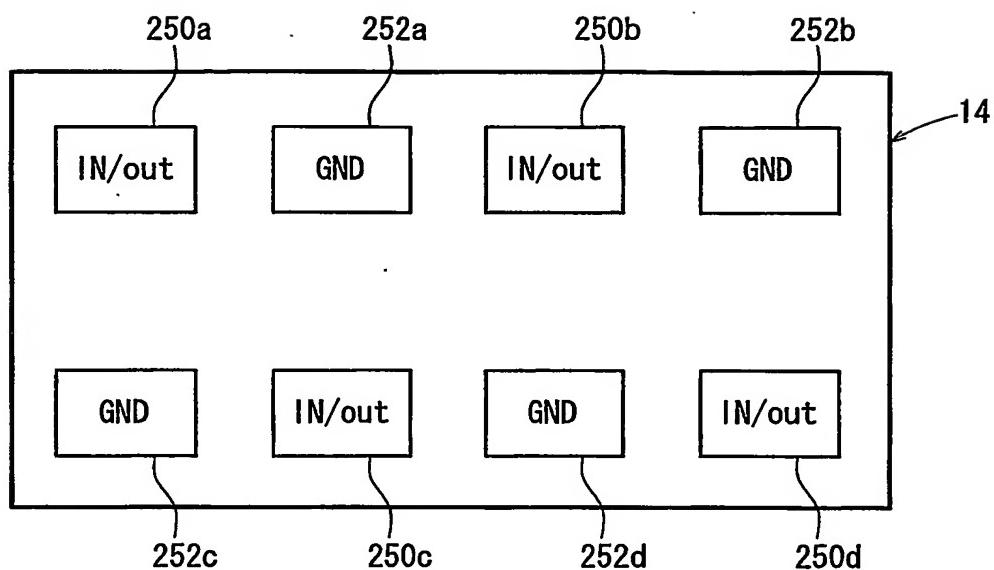
7/8

FIG. 7



8/8

FIG. 8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/004765

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01P1/203, H01P1/205

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01P1/203, H01P1/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1966	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 01/069710 A1 (Matsushita Electric Industrial Co., Ltd.), 20 September, 2001 (20.09.01), Pages 24 to 32; Fig. 22 & EP 1267438 A1	1-7 8
X	JP 6-104606 A (TDK Corp.), 15 April, 1994 (15.04.94), Par. No. [0004]; Fig. 6 (Family: none)	8

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
07 May, 2004 (07.05.04)Date of mailing of the international search report
25 May, 2004 (25.05.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C1' H01P1/203, H01P1/205

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. C1' H01P1/203, H01P1/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1966年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	WO 01/069710 A1 (松下電器産業株式会社) 2001.09.20, 第24-32頁, 図22 & EP 1267438 A1	1-7
Y		8
Y	JP 6-104606 A (ティーディーケイ株式会社) 1994.04.15, 段落番号【0004】, 図6 (ファミリーなし)	8

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

07.05.2004

国際調査報告の発送日

25.5.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

麻生 哲朗

5T 2953

電話番号 03-3581-1101 内線 3566